

DISEÑO DE UNA SUMADORA ELÉCTRICA COMO PROTOTIPO DIDÁCTICO

Design of an electric adder as didactic prototype

EPISTEMUS

ISSN: 2007-8196 (electrónico)

ISSN: 2007-4530 (impresa)

Héctor Alfredo Hernández Hernández¹
Jesús Francisco Espinoza Fierro²

Recibido: 30 de agosto de 2016,
Aceptado: 9 de diciembre de 2016

Autor de Correspondencia:
M.C. Héctor Alfredo Hernández Hernández
Correo: hector@mat.uson.mx

Resumen

En este trabajo se presenta el diseño de un prototipo didáctico que suma un par de números enteros. La operación a destacar es la suma en el sistema binario y en su elaboración se utilizan elementos simples y de bajo costo. Se establecieron restricciones en el rango de las posibles sumas y se presentan las configuraciones que deben tener los circuitos que realizan las conversiones del sistema decimal al sistema binario, y viceversa, con el fin de que estos últimos no resulten mucho más complicados que el circuito de interés principal. La utilización de herramientas de corte de control numérico fue imprescindible para la elaboración física de este prototipo didáctico.

Palabras clave: Sumadora, prototipo, didáctico.

Abstract

This work presents the design of a didactic prototype that adds a couple of integer numbers, the operation highlight is the sum in the binary system, and to design it are needed simple and low cost elements. Some restrictions are given on the range of possible sums and also we present the configurations of circuits that perform conversions decimal to binary system and vice versa so that the latter will not be much more complicated than the circuit of main interest was found. The use of cutting tools of numerical control were essential to develop this educational prototype.

Keywords: Adder, prototype, didactic.

Departamento de Matemáticas, Universidad de Sonora / Correo: hector@mat.uson.mx 1
Departamento de Matemáticas, Universidad de Sonora / Correo: jesus.espinoza@mat.uson.mx 2

INTRODUCCIÓN

Cuando se busca promover la ciencia y el conocimiento entre la sociedad, es importante elaborar actividades o construir dispositivos que resulten atractivos al público en general, sin perder de vista que existe una amplia diversidad de gustos y preferencias. Si al atender alguna exposición de ciencia se observa que al menos una pequeña fracción del público asistente se emociona, manifiesta asombro o simplemente le agrada, se considera que se ha cumplido el objetivo modestamente.

A través de la historia el ser humano ha creado una gran cantidad de instrumentos de cálculo motivado principalmente por la necesidad de llevar a cabo operaciones aritméticas con mayor velocidad y precisión. Existen dispositivos de muchos estilos, desde los mecánicos hasta los electrónicos donde se manifiesta el ingenio del ser humano. En [1] y [2, Apéndice D] puede consultarse más extensamente sobre la evolución de la calculadora y la computadora, desde sus inicios hasta como la conocemos actualmente.

En este trabajo presentamos el diseño de una sumadora eléctrica con fines didácticos. Consideramos que el instrumento diseñado tiene características destacables que lo recomiendan como un dispositivo que debiéramos replicar y exhibir en el aula o en eventos de divulgación de la ciencia.

La sumadora recibe un par de números elegidos del cero al diez y regresa como resultado la suma de dichos números. El funcionamiento de este dispositivo requiere una completa interacción con el usuario, lo cual le permite comprender detalladamente el proceso que se lleva a cabo, además los materiales utilizados para su construcción son relativamente fáciles de adquirir.

No se pretende dar una explicación muy detallada del dispositivo, la idea es que quien lea este trabajo y posea un poco de experiencia en circuitos lógicos tenga la oportunidad de construir uno propio, o al menos tomar ideas para diseñar un instrumento similar. Mostramos brevemente algunos detalles importantes suponiendo que el lector no está completamente familiarizado con el tema. Construir sumadoras no es una actividad novedosa, suele ser un proyecto para ser desarrollado por estudiantes de ingeniería, sin embargo es bastante común que utilicen dispositivos sofisticados en su elaboración. En [3] y [4], se muestra la construcción de un prototipo similar al presentado en este trabajo usando compuertas lógicas. La idea de construir circuitos lógicos generando las compuertas lógicas requeridas utilizando sólo interruptores no es nueva, pero gracias a la introducción de lo que hemos llamado relevadores manuales, ha hecho posible la elaboración de este instrumento y estamos seguros que servirá para diseñar muchos otros con las características que aquí resaltamos, entre ellas la alta credibilidad.

El lector puede adentrarse un poco más en el tema y

constatar que la suma forma parte importante de las otras tres operaciones básicas, a saber; la multiplicación, la resta y la división de números binarios, de ahí la importancia de centrar los esfuerzos en construir un prototipo que realice la suma de dos números.

PRELIMINARES

El sistema de numeración que utilizamos con mayor frecuencia es el sistema decimal en el que se utilizan diez dígitos $D = \{0,1,2,3,4,5,6,7,8,9\}$. También existen otros sistemas que resultan ser muy útiles, entre ellos el sistema binario, que requiere de sólo dos dígitos $B = \{0,1\}$. Ambos sistemas utilizan una notación posicional. En [5] el autor expone un desarrollo histórico muy interesante sobre el sistema binario y otros sistemas de numeración, su lectura es ampliamente recomendada.

La siguiente tabla muestra las equivalencias en el sistema binario de los primeros 21 números naturales.

Tabla 1. Equivalencias decimal-binario.

Decimal	Binario	Decimal	Binario
0	0000	11	1011
1	0001	12	1100
2	0010	13	1101
3	0011	14	1110
4	0100	15	1111
5	0101	16	10000
6	0110	17	10001
7	0111	18	10010
8	1000	19	10011
9	1001	20	10100
10	1010	21	10101

También en el sistema binario cada dígito representa un valor según la posición que ocupe en la secuencia, así al número 13 le corresponde la secuencia en sistema binario 1101 debido a que $13 = 1(2^3) + 1(2^2) + 0(2^1) + 1(2^0)$.

En [6] puede consultarse una excelente introducción al álgebra booleana, la cual puede pensarse como el álgebra de un sistema de dos elementos (0 y 1) con los operadores binarios AND y OR, así como la operación unaria de complemento NOT. El álgebra booleana tiene una aplicación natural en la teoría de circuitos de conmutación eléctrica; Whitesitt [6, Cap. 6] muestra una configuración mediante compuertas lógicas para la suma y resta de números en el sistema binario, lo cual esté estrechamente relacionado al presente trabajo.

Es deseable que el lector esté familiarizado con la suma de números en el sistema binario para que comprenda el funcionamiento del instrumento propuesto. Afortunadamente lo anterior no es un requisito para poder construir la sumadora.

Ejemplo. Suma en el sistema binario y acarreo.

En la Figura 1 se muestra un ejemplo para la suma de dos números en el sistema binario.

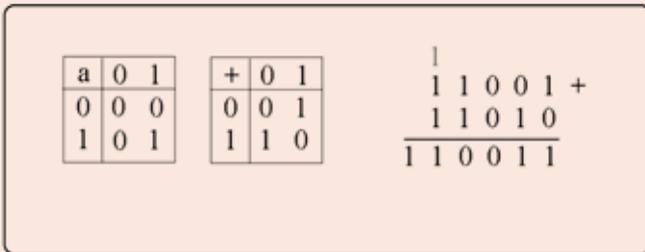


Figura 1. Ejemplo para sumar dos números binarios.

El cálculo realizado a la derecha de la Figura 1 consiste en la suma en el sistema binario de los números 11001 y 11010. Esta suma es llevada a cabo mediante las dos tablas de la Figura 1: la tabla de la izquierda muestra el cálculo del *acarreo*, a lo que comúnmente nos referimos como “lo que se lleva” y en la tabla de la derecha se muestra el cálculo del dígito de la suma. En la primera columna de derecha a izquierda se calcula 1+0 dando como resultado 1 y acarreo 0 (que no se apunta), en la segunda columna se calcula 0+1 dando 1 y acarreo 0, en la tercera columna se calcula 0+0 obteniendo 0 con acarreo 0; en la cuarta columna 1+1 da como resultado 10₂, i.e., dígito 0 y acarreo 1. Finalmente, 1+1+1=11₂ de donde se sigue que la suma es 1 con acarreo igual a 1, ese acarreo solamente se escribió en la línea de resultados pues ya no había más elementos para sumar.

Algoritmo para la suma en el sistema binario de números de tres dígitos

El diseño de un dispositivo que realice la suma de dos números de varios dígitos en el sistema binario, precisa de una descripción del algoritmo de la suma donde todas las posibilidades estén contempladas. El método resultante es un poco más elaborado que el ejemplo ya descrito.

En seguida se muestra el procedimiento paso a paso, para sumar dos números binarios de tres dígitos cada uno, en el entendido de que es suficiente para generalizar a más dígitos. Aquí se hace un uso estricto de las tablas para la suma y para el acarreo mostradas en el ejemplo anterior.

Iniciamos con la suma de los primeros dígitos d_1 y c_1 , dando como resultado f_1 para el dígito de la suma y, acarreo igual a a_1 ; la siguiente figura muestra el registro de estos resultados:

$$\begin{array}{r}
 a_1 \\
 d_3 \quad d_2 \quad d_1 + \quad f_1 = \text{suma}(d_1, c_1) \\
 \quad \quad \quad \quad \quad \quad a_1 = \text{acarreo}(d_1, c_1) \\
 \\
 c_3 \quad c_2 \quad c_1 \\
 \hline
 \quad \quad \quad f_1
 \end{array}$$

Figura 2. Suma de los primeros dígitos.

Luego, se calcula la suma parcial del acarreo a_1 con el dígito d_2 y se obtiene el dígito s_1 para la suma y un acarreo igual a a_2 :

$$\begin{array}{r}
 a_1 \\
 d_3 \quad d_2 \quad d_1 + \quad s_1 = \text{suma}(a_1, d_2) \\
 \quad \quad a_2 s_1 \quad \quad \quad a_2 = \text{acarreo}(a_1, d_2) \\
 \\
 c_3 \quad c_2 \quad c_1 \\
 \hline
 \quad \quad \quad f_1
 \end{array}$$

Figura 3. Suma parcial y acarreo.

Sumando s_1 con el dígito c_2 obtenemos f_2 como dígito de la suma y acarreo a_3 , como se muestra en la figura:

$$\begin{array}{r}
 a_4 \quad a_1 \\
 d_3 \quad d_2 \quad d_1 + \quad f_2 = \text{suma}(s_1, c_2) \\
 \quad \quad a_2 s_1 \quad \quad \quad a_2 = \text{acarreo}(s_1, c_2) \\
 \quad \quad a_3 \quad \quad \quad a_4 = \text{suma}(a_2, a_3) \\
 \\
 c_3 \quad c_2 \quad c_1 \\
 \hline
 \quad \quad f_2 \quad f_1
 \end{array}$$

Figura 4. Suma de los segundos dígitos y acarreo.

Los acarreos recientes se suman entre sí para obtener el acarreo total $a_4 = a_2 + a_3$, es importante aclarar que esta suma de acarreos nunca genera un nuevo acarreo y no es difícil convencerse que a_2 y a_3 no toman el valor 1 simultáneamente.

El mismo procedimiento se repite sobre la siguiente columna, como se ilustra en la figura:

$$\begin{array}{r}
 a_4 \quad a_1 \\
 d_3 \quad d_2 \quad d_1 + \quad s_2 = \text{suma}(a_4, d_3) \\
 a_5 s_2 \quad a_2 s_1 \quad \quad \quad a_5 = \text{acarreo}(a_4, d_3) \\
 a_6 \quad a_3 \quad \quad \quad f_3 = \text{suma}(s_2, c_3) \\
 \quad \quad c_3 \quad c_2 \quad c_1 \quad \quad a_6 = \text{acarreo}(s_2, c_3) \\
 \\
 f_4 \quad f_3 \quad f_2 \quad f_1 \quad \quad f_4 = \text{suma}(a_5, a_6)
 \end{array}$$

Figura 5. Suma con acarreo en el sistema binario.



Retomando el ejemplo anterior (Figura 1), podemos incorporar en la operación las sumas parciales y acarreos previos. La siguiente figura muestra el registro de cada uno de los pasos descritos anteriormente.

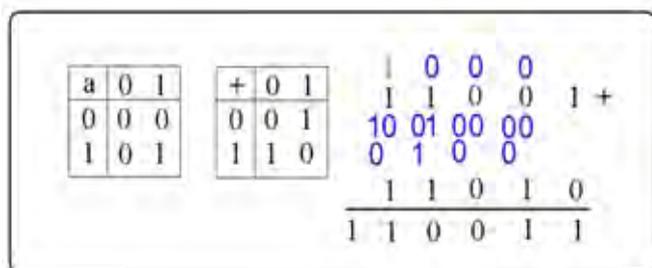


Figura 6. Ejemplo detallado de la suma de dos números binarios.

ELEMENTOS PARA EL DISEÑO

Es deseable comprender al menos un poco de circuitos lógicos, en particular sobre la *conexión en serie* y la *conexión en paralelo*, para darse cuenta que conectar de manera apropiada un par de interruptores para lograr el resultado deseado es una tarea simple.

Un interruptor de los que usamos en casa para encender una lámpara es un dispositivo mecánico muy sencillo. Consta de dos terminales donde conectan cables y una parte móvil que al accionarse pone en contacto dichas terminales y permite que la energía eléctrica fluya a través de él. El esquema para un interruptor como el mencionado se muestra en la siguiente figura:

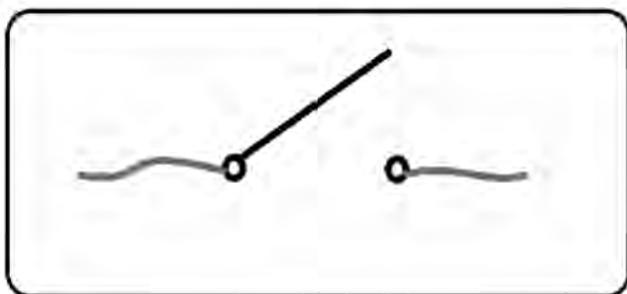


Figura 7. Representación de un interruptor.

Ésta es la versión más sencilla de un interruptor y se le conoce como interruptor de un polo, un tiro, dos posiciones: abierto y cerrado. Sin embargo para nuestros fines son necesarios interruptores no tan simples, como los que describimos a continuación.

En hogares de más de una planta suele haber una lámpara que ilumina las escaleras, donde el usuario puede encender o apagar la lámpara desde el pie de la escalera o desde la parte alta. Para construir el circuito correspondiente se requiere de interruptores de un polo, dos tiros y dos posiciones, el esquema se observa en la Figura 8.

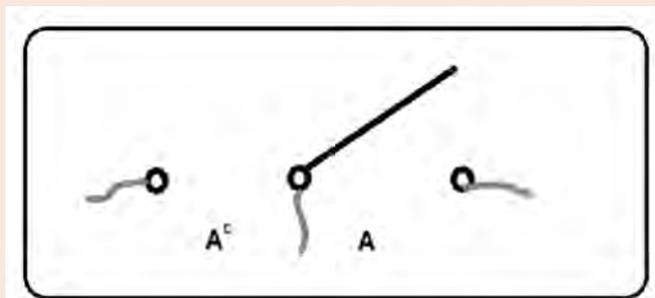


Figura 8. Interruptor un polo dos tiros dos posiciones.

En realidad se trata de dos interruptores simples acoplados, y se identifican con A y A^c pues si la corriente entra por el nodo central saldrá ya sea por A o por A^c pues es de dos posiciones; así, si A está cerrado (A=1), A^c estará abierto (A=0) y viceversa. Existen dos formas de conectar dos interruptores de este tipo para controlar la lámpara de la escalera ya mencionada, una de estas formas está dada por el diagrama de la Figura 9.

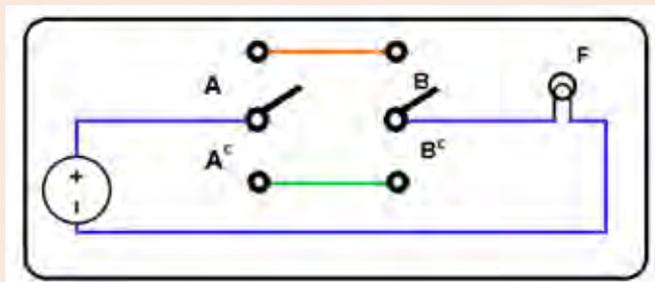


Figura 9. Circuito de la escalera I.

En este diagrama se observa que para que la lámpara encienda, A y B deben estar ambos cerrados (A=1 y B=1) o ambos abiertos (A=0 y B=0). Evidentemente, si sucede que (A=1 y B=0) o que (A=0 y B=1) la lámpara estará apagada.

Las lámparas utilizadas para nuestro prototipo son diodos emisores de luz conocidos como LEDs.

Es necesario mostrar dos tipos de conexiones que dan lugar a expresiones para representar un circuito.

Conexiones en serie y en paralelo

Dos interruptores se dice están conectados en serie, cuando la salida de un interruptor está conectada a la entrada del otro interruptor (Figura 10).

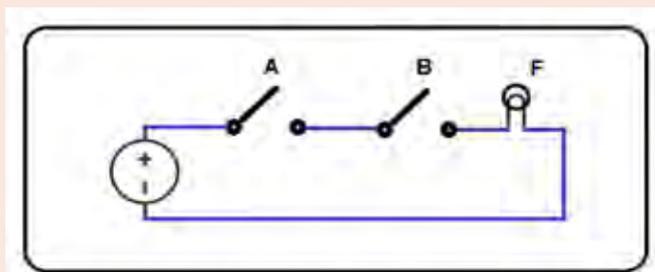


Figura 10. Conexión en serie.

Se caracteriza porque es necesario que ambos interruptores estén cerrados ($A=1$ y $B=1$) para que la lámpara esté encendida ($F=1$). Simbólicamente, esto se representa como $F=A \wedge B$, al igual que se hace con la intersección de conjuntos. Para una exposición más completa de la teoría y aritmética de conjuntos, se puede consultar [7] y [8].

Dos interruptores se dicen estar conectados en paralelo si sus entradas están conectadas entre sí y también sus salidas están conectadas entre sí (Figura 11).

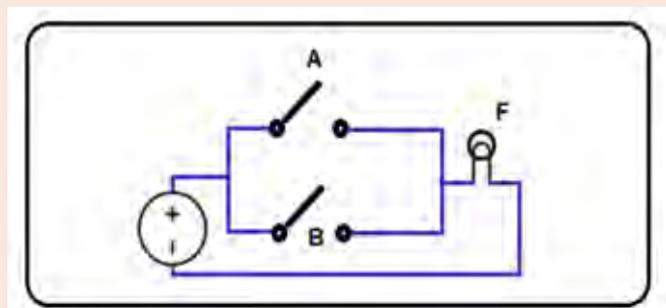


Figura 11. Conexión en paralelo.

Para que la lámpara F esté encendida basta que uno de los interruptores este cerrado ($A=1$ o $B=1$). Esta conexión se representa en símbolos por $F=A \vee B$ pues tiene el mismo comportamiento que la unión de conjuntos.

Es posible combinar los dos tipos de conexiones anteriores para generar comportamientos con mayor variedad, así el diagrama de escalera de la Figura 8 es una conexión mixta donde se observa que A y B están conectados en serie, A^c y B^c también están conectados en serie, a su vez la conexión $A \wedge B$ y la conexión $A^c \wedge B^c$ están conectadas en paralelo, en otras palabras la expresión para el circuito es $F=(A \wedge B) \vee (A^c \wedge B^c)$.

A la conexión $A \wedge B$ se le conoce como compuerta AND y a la expresión $A \vee B$ se le conoce como la compuerta OR.

Existe otra forma de construir el circuito de la escalera y se caracteriza por funcionar totalmente opuesto al circuito de la escalera I (Figura 8), esto es, ahora la lámpara estará encendida si A y B toman valores contrarios y estará apagada si A y B toman valores iguales. El diagrama correspondiente se muestra en la Figura 12.

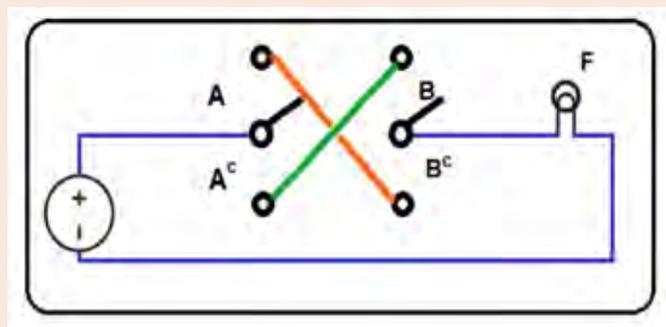


Figura 12. Circuito de la escalera II.

La expresión para este circuito es $F=(A \wedge B^c) \vee (A^c \wedge B)$ y recibe el nombre de compuerta XOR.

SUMADORA

En este circuito se utilizan interruptores de dos polos dos tiros y dos posiciones.

En la Figura 13 se muestra el circuito que realiza la suma de dos dígitos binarios. Es necesario precisar que las lámparas c_1 y d_1 nos indicarán si los interruptores se activarán o no.

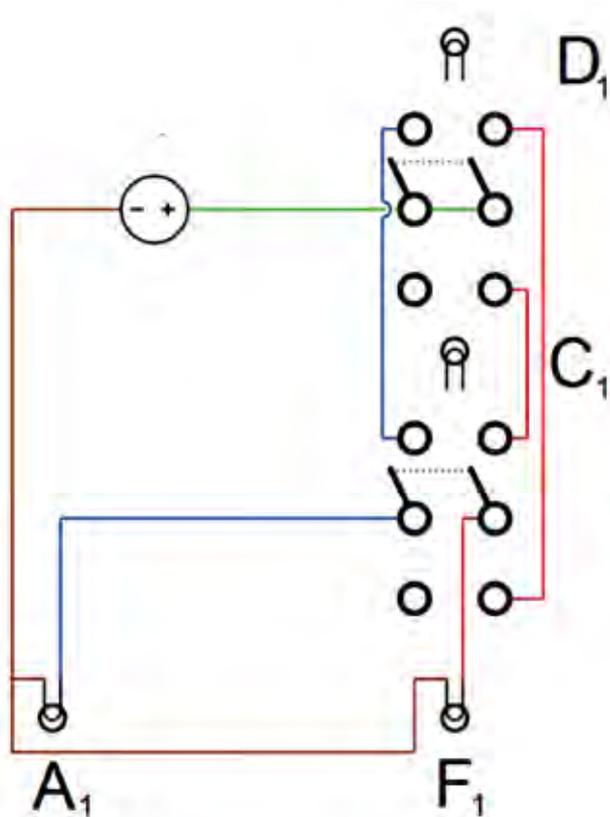


Figura 13. Circuito semisumador.

Podemos afirmar que cada par Lámpara-Interruptor constituye un relevador manual, esto es: la señal luminosa nos indica que el interruptor deberá ser deslizado hacia ella. Es deseable evitar el uso de relevadores automáticos que pueden restar credibilidad al instrumento y aumentar su costo. Hasta esta parte el relevador manual tiene un uso poco significativo, sin embargo en el diseño del prototipo completo juega un papel medular.

Nótese que para calcular el dígito de la suma de c_1 con d_1 se utiliza una compuerta XOR representada por $f_1=(d_1 \wedge c_1^c) \vee (d_1^c \wedge c_1)$, de hecho es idéntica a la segunda versión mostrada del circuito de la escalera (Figura 12). También se observa que para obtener el acarreo simplemente hay que conectar en serie a c_1 con d_1 , esto es: $a_1=c_1 \wedge d_1$.

Una vez entendido el circuito semisumador, mencionamos los aspectos necesarios para comprender

el funcionamiento del sumador de números de dos o más dígitos binarios. El diagrama se muestra en la Figura 14. Es importante aclarar que la distribución de los interruptores ha sido levemente modificada a fin de que los relevadores manuales correspondientes a sumas parciales y algunos de los acarrees queden todos en la parte superior y con ello facilitar la operación.

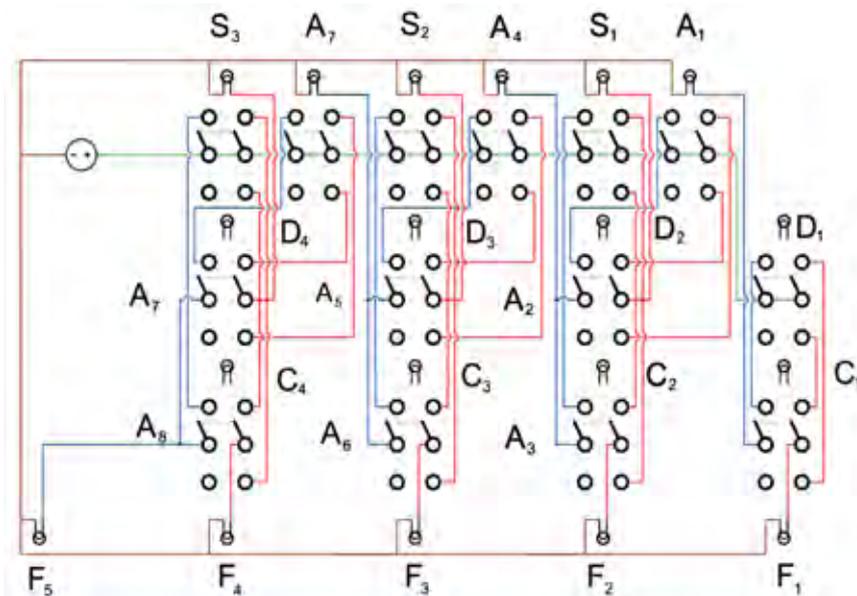


Figura 14. Circuito para sumar dos números de cuatro dígitos binarios.

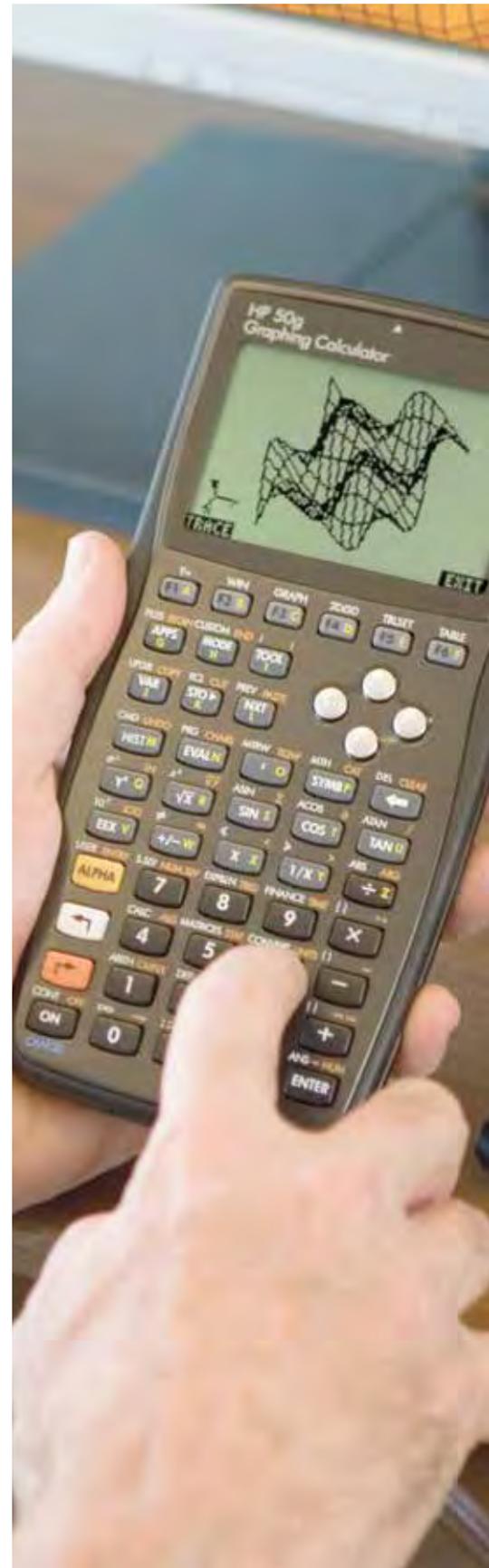
Los pares de lámpara e interruptor que aparecen en la parte superior del instrumento son relevadores manuales muy importantes en el diseño propuesto, de modo que deben ser accionados (desplazados) por el usuario de acuerdo al estado de la lámpara correspondiente: encendida o apagada. Una lámpara encendida nos indica un resultado parcial, ya sea de un acarreo o del dígito de la suma. De esta manera, una vez introducidos los dos sumandos se accionan los interruptores según indiquen las lámparas D_i y C_i , revisamos las lámparas superiores de derecha a izquierda y si una lámpara está encendida, entonces accionamos el interruptor correspondiente. Puede ser que las lámparas de la izquierda cambien su estado al accionar algún interruptor de la derecha.

Un detalle importante es que los acarrees que resultan de sumar dos acarrees son muy simples de obtener. Se puede probar sin mucha dificultad, como ya lo habíamos mencionado, que los acarrees a sumar no pueden ser ambos iguales a 1 al mismo tiempo, de esta manera simplemente hay que unir los cables para enviar la señal eléctrica pues basta que uno tenga corriente eléctrica para que la suma sea uno. Nótese que F_5 se calcula de esa manera.

Con el fin de que el usuario no requiera de la consulta de las equivalencias entre el sistema decimal y el sistema binario, introducimos dos circuitos especiales: un codificador, que convierte un número dado en el sistema decimal a su expresión en el sistema binario y, un decodificador, que convierte el resultado obtenido por la suma en el sistema binario al sistema decimal.

Circuito codificador

Construir el circuito que traduzca números dados en sistema decimal a sistema binario no es una tarea sencilla. En condiciones normales la traducción se realiza utilizando el algoritmo de expansión que consiste de realizar multiplicaciones y sumas de manera apropiada, un procedimiento más



elaborado que el procedimiento de suma que se pretende exhibir. Además el circuito lógico correspondiente es más complicado que el circuito lógico para sumar números binarios.

Afortunadamente se ha encontrado la forma de construir un circuito lógico mucho más sencillo que el anterior. Ayuda enormemente acotar los números decimales a introducir; del cero al diez, si el circuito se desea realizar en base a interruptores solo se requieren interruptores de tres polos, pues los números binarios correspondientes a los decimales ocupan a lo más tres dígitos binarios. Es difícil encontrar interruptores de tres polos en el mercado, pero gracias a la popularización de las herramientas de corte con control numérico (para una mayor información sobre los sistemas de control numérico puede consultar [9]) y a la disponibilidad de programas CAD para el diseño, se pueden fabricar con relativa facilidad incluso de muchos más polos. El circuito estará elaborado con interruptores de cinco polos, un polo será utilizado para hacer evidente el número decimal que se está introduciendo. Y aunque sobren polos, es preferible que los mismos polos no utilizados reflejen que no se ocupan, además fabricándolos de dos tiros es posible reducir el número de interruptores y el espacio. Es importante resaltar que en este circuito codificador los interruptores serán de cinco polos dos tiros y tres posiciones, en los otros circuitos todos serán de dos posiciones, dos tiros y varían la cantidad de polos.

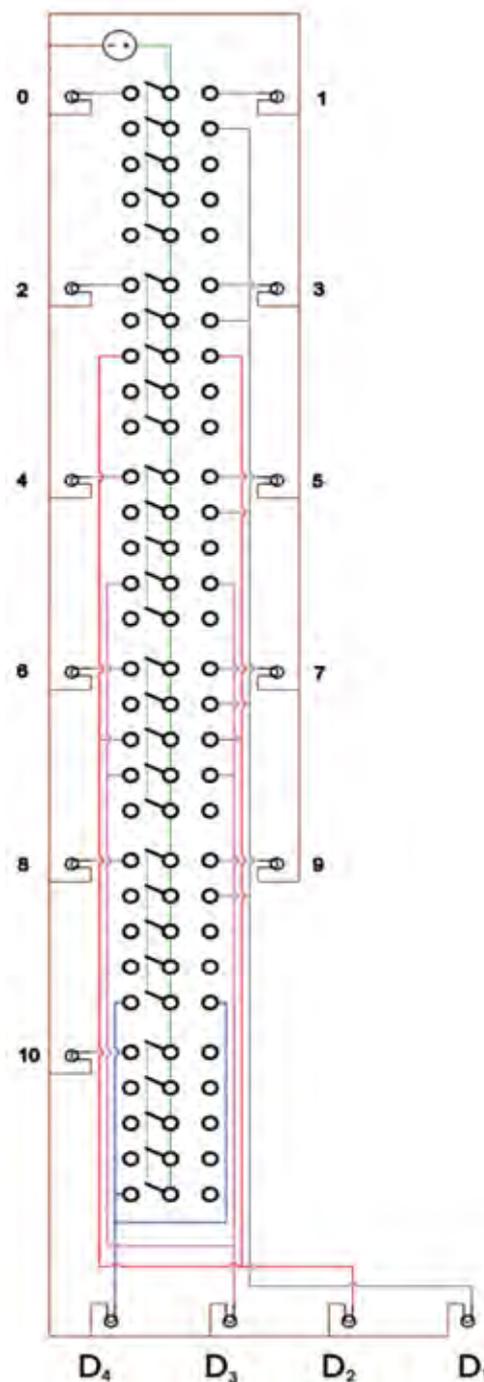


Figura 15. Circuito codificador

Observando la Tabla 1 de las equivalencia entre el sistema decimal y el sistema binario, podemos deducir qué lámparas deben encenderse cuando se acciona de manera única el interruptor correspondiente a alguno de los números a sumar; por ejemplo, si se acciona el interruptor correspondiente al dígito 5, se encenderá la lámpara precisamente a un lado del 5 y, dado que la secuencia en el sistema binario para el 5 es 0101, se deben encender sólo

las lámparas D_3 y D_1 . Así, sólo accionando los interruptores correspondientes a los números impares pueden encender la lámpara D_1 ; los interruptores correspondientes a 2, 3, 6, 7 y 10 pueden encender la lámpara D_2 y 4, 5, 6 y 7 pueden encender la lámpara D_3 , los interruptores de los números 8, 9 y 10 mandan a encender la lámpara D_4 . Es necesario especificar que en el circuito para funcionar de manera adecuada sólo hay que activar un interruptor a la vez, para introducir el segundo sumando se requiere de otro circuito idéntico. De esta manera al activar un interruptor se enviará al circuito sumador una secuencia de cuatro dígitos binarios D_4 , D_3 , D_2 y D_1 para el primer sumado y con el otro circuito se enviará la secuencia C_1 , C_2 , C_3 y C_4 , visualizándose como lámparas encendidas o pagadas. El usuario debe accionar hacia arriba a los interruptores que tengan una lámpara encendida.

Circuito decodificador

Una vez obtenida la suma en el sistema binario dada por la secuencia $(F_5, F_4, F_3, F_2, F_1)$ es deseable visualizar el resultado en nuestro conocido sistema decimal, el método normal para llevar a cabo esta traducción utiliza en cada uno de sus pasos al algoritmo de la división, procedimiento más complicado que el procedimiento que deseamos resaltar, para saber más se puede consultar Karris [10] y Holdsworth y Woods [11]. Afortunadamente, debido a las restricciones introducidas y a la posibilidad de fabricar interruptores con la cantidad necesaria de polos, es posible diseñar un circuito que realice la tarea sin recurrir a algoritmos complicados. Nos limitaremos señalar que el circuito tiene forma de árbol, en la Figura 16 se puede constatar que las secuencias $(0,0,0,0,0)$, $(0,0,0,0,1)$, $(0,0,0,1,0)$ y $(0,0,0,1,1)$ encienden las lámparas correspondientes a las sumas 0, 1, 2 y 3.

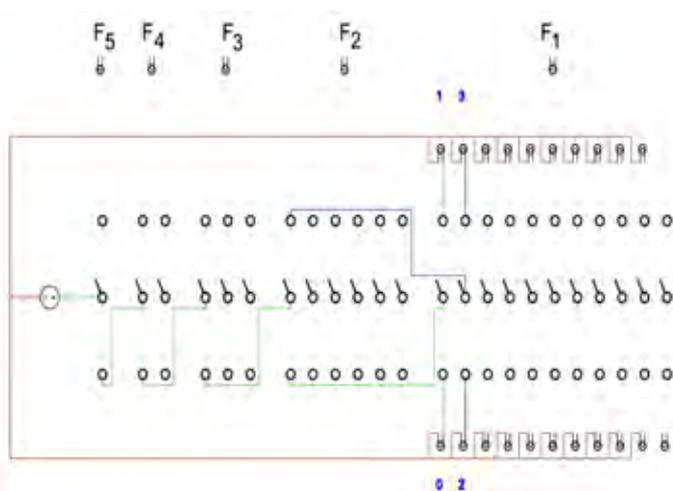


Figura 16. Decodificador para 0, 1, 2 y 3.

De la misma manera sucede para las secuencias $(0,0,1,0,0)$, $(0,0,1,0,1)$, $(0,0,1,1,0)$ y $(0,0,1,1,1)$ para las sumas 4, 5, 6 y 7.

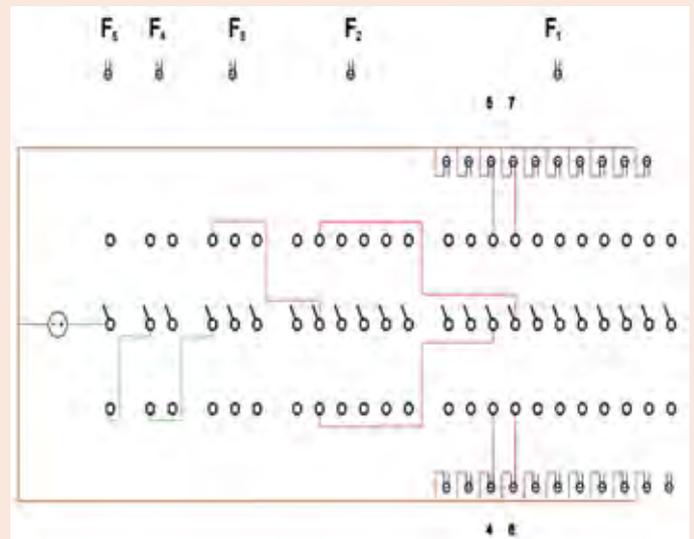


Figura 17. Decodificador para 4, 5, 6 y 7.

Para mostrar que el circuito funciona, verifique que cuando sólo uno de los interruptores correspondientes a los dígitos 0, 1, 2 o 3 es activado, se enciende la lámpara correspondiente.

El siguiente circuito tiene la capacidad de convertir una secuencia de cinco dígitos binarios al número decimal correspondiente. Observe que fue necesario utilizar interruptores con una cantidad de polos poco común; en caso de haber diseñado nuestro instrumento para recibir números más grandes que diez, eso implicaría la necesidad de incrementar aún más la cantidad de polos.

Para operar el circuito es necesario activar los interruptores según lo indique la secuencia F_5, F_4, F_3, F_2, F_1 , esto es si alguna lámpara está encendida el interruptor deberá deslizarse hacia ella y, si está apagada deberá alejarse de él.



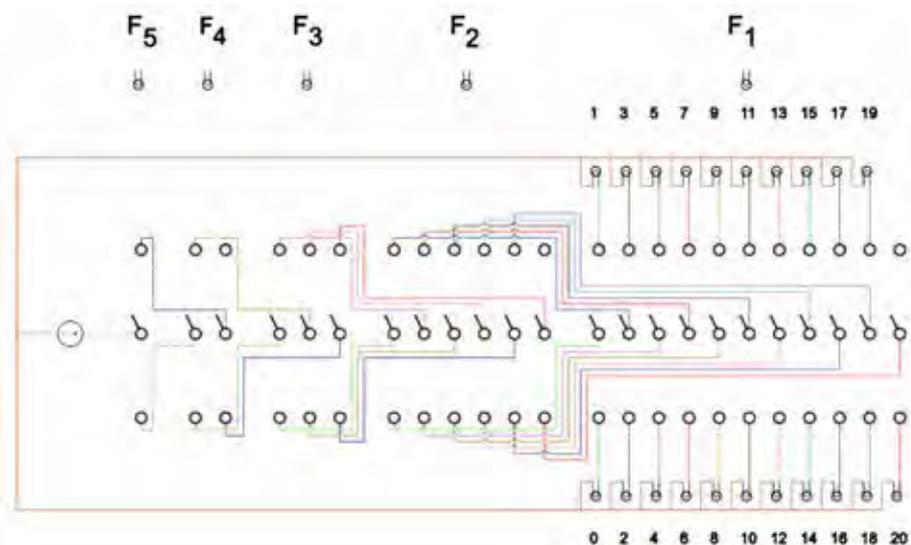


Figura 18. Circuito decodificador.

Se puede verificar el funcionamiento utilizando la tabla de la Figura 1. Las expresiones para cada uno de los resultados están dadas en la siguiente tabla.

Tabla 2. Expresiones de las funciones del decodificador.

$R_0 = (F_5^c) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1^c)$	$R_{10} = (F_5^c) \wedge (F_4) \wedge (F_3^c) \wedge (F_2) \wedge (F_1^c)$
$R_1 = (F_5^c) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1)$	$R_{11} = (F_5^c) \wedge (F_4) \wedge (F_3^c) \wedge (F_2) \wedge (F_1)$
$R_2 = (F_5^c) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2) \wedge (F_1^c)$	$R_{12} = (F_5^c) \wedge (F_4) \wedge (F_3) \wedge (F_2^c) \wedge (F_1^c)$
$R_3 = (F_5^c) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2) \wedge (F_1)$	$R_{13} = (F_5^c) \wedge (F_4) \wedge (F_3) \wedge (F_2^c) \wedge (F_1)$
$R_4 = (F_5^c) \wedge (F_4^c) \wedge (F_3) \wedge (F_2^c) \wedge (F_1^c)$	$R_{14} = (F_5^c) \wedge (F_4) \wedge (F_3) \wedge (F_2) \wedge (F_1^c)$
$R_5 = (F_5^c) \wedge (F_4^c) \wedge (F_3) \wedge (F_2^c) \wedge (F_1)$	$R_{15} = (F_5^c) \wedge (F_4) \wedge (F_3) \wedge (F_2) \wedge (F_1)$
$R_6 = (F_5^c) \wedge (F_4^c) \wedge (F_3) \wedge (F_2) \wedge (F_1^c)$	$R_{16} = (F_5) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1^c)$
$R_7 = (F_5^c) \wedge (F_4^c) \wedge (F_3) \wedge (F_2) \wedge (F_1)$	$R_{17} = (F_5) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1)$
$R_8 = (F_5^c) \wedge (F_4) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1^c)$	$R_{18} = (F_5) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2) \wedge (F_1^c)$
$R_9 = (F_5^c) \wedge (F_4) \wedge (F_3^c) \wedge (F_2^c) \wedge (F_1)$	$R_{19} = (F_5) \wedge (F_4^c) \wedge (F_3^c) \wedge (F_2) \wedge (F_1)$

Puede verificar que la suma 20, se obtiene con la expresión $R_{20} = (F_5) \wedge (F_4^c) \wedge (F_3) \wedge (F_2^c) \wedge (F_1^c)$, este resultado se obtiene cuando $F_5 = 1, F_4 = 0, F_3 = 1, F_2 = 0$ y $F_1 = 0$, pues la secuencia correspondiente al número 20 en sistema binario es 10100.

Partes del prototipo

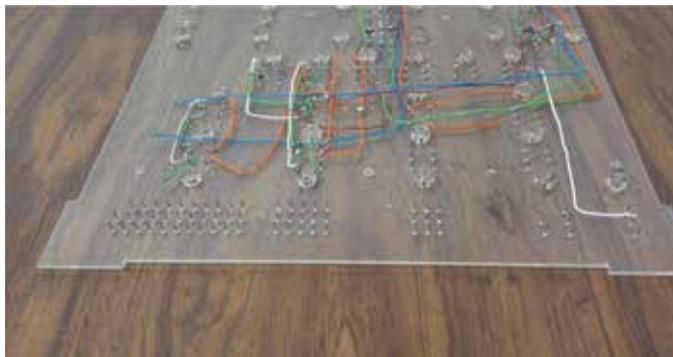


Figura 19. Vista trasera de las terminales del codificador.

Las terminales son fragmentos de alfileres con cabeza que se insertan en orificios previamente realizados con el radio necesario para que los alfileres

entren a presión y se detengan en las terminales, en donde se conectan los cables que dan forma a cada circuito.



Figura 20. Elementos deslizantes.

Los elementos deslizantes están formados por tres capas de rectángulos con orificios para insertar grapas de tal manera que estas produzcan el contacto físico entre las terminales cuando los elementos deslizantes son arrastrados hasta uno de sus extremos

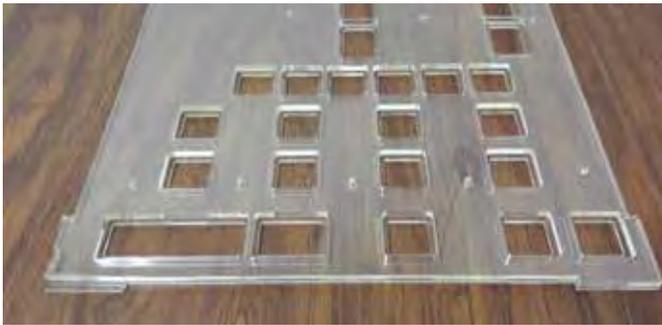


Figura 21. Placa cajón para elementos deslizantes.

La placa cajón permite que el elemento deslizante tenga la libertad de movimiento en un solo sentido sin que se pierda el contacto con las terminales que yacen en la parte de abajo.



Figura 22. Estado del prototipo.

Resumen de la operación:

- ◆ El usuario enciende el dispositivo donde se encuentra un signo “+”.
- ◆ Luego activa dos interruptores del área de entrada, según sea la elección de los sumandos.
- ◆ Se fija en el estado de las lámparas donde se indican los dígitos en binario de los sumandos y activan los interruptores correspondientes, en ese momento ha introducido los sumandos a la sumadora.
- ◆ Revisa el resultado obtenido de cinco dígitos binarios y activa los interruptores correspondientes de la unidad decodificadora.
- ◆ Por último activa el interruptor que esta junto al símbolo “=”, y se debe observar que enciende la lámpara correspondiente al resultado correcto.

CONCLUSIONES

Se ha logrado construir un prototipo didáctico que permite una alta interacción con el usuario en el proceso de cómputo, que en este caso corresponde a la suma. Además, le permite al usuario visualizar claramente el proceso interno, lo cual propicia un mayor entendimiento del cómputo aritmético a través de circuitos eléctricos y, la utilización de elementos sencillos aumenta la confianza de que no existen trampas ni aspectos oscuros presentes en el prototipo.

El hecho de haber evitado el uso de relevadores automáticos obliga a que el usuario sea participe del procedimiento de cálculo, de manera muy similar a cuando se llega a realizar una tarea en una computadora donde el usuario toma decisiones importantes para lograr su objetivo.

BIBLIOGRAFÍA

- [1] T. Infante y M. Benítez, “Historia de la computación y estructura de un computador”. En línea, recuperado el 3 de noviembre de 2016 en: <http://www.ilustrados.com/tema/894/Historia-computacion-estructura-computador.html>
- [2] Peter Norton, “Introduction to Computers”, Concepts Series, 9th edition, McGraw-Hill, 2008.
- [3] N. Balabanian and B. Carlson, “Digital Logic Design Principles”, Wiley India Pvt. Limited, 2007.
- [4] M. Morris Mano and Michael D. Ciletti, “Digital Design with An Introduction to the Verilog HDL”, Pearson Publishers, Fifth Edition, 2013.
- [5] A. Glaser, “History of binary and other nondecimal numeration”, Anton Glaser Publisher, 1971.
- [6] J.E. Whitesitt, “Boolean Algebra and Its Applications”, Reading, Mass: Addison-Wesley, 1961.
- [7] T. Jech, “Set Theory: The Third Millennium Edition, revised and expanded”. Springer Monographs in Mathematics, 2006.
- [8] S. Lipschutz, “Schaum’s Outline of Set Theory and Related Topics”. Schaum’s Series, McGraw-Hill Education, 1998.
- [9] J. Francis Reintjes, “Numerical Control: Making a New Technology”. Oxford Series on Advanced Manufacturing, Oxford University Press, 1991.
- [10] Steven T. Karris, “Digital Circuit Analysis and Design with Simulink Modeling and Introduction to CPLDs and FPGAs”. Orchard Publications, 2007.
- [11] B. Holdsworth and C. Woods, “Digital Logic Design”. Newnes, 4th edition, revised. 2002.